

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

M. Ohsuge  
Filed 4/9/01  
Q63851

#3 of 8

JC971 U.S. PTO  
09/828237  
04/09/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application:

2000年 4月 7日

出 願 番 号  
Application Number:

特願2000-106558

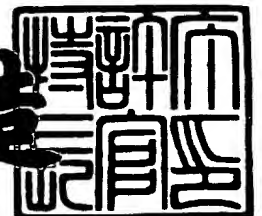
出 願 人  
Applicant (s):

日本電気株式会社

2001年 3月 2日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2001-3012460

【書類名】 特許願

【整理番号】 53209332

【提出日】 平成12年 4月 7日

【あて先】 特許庁長官殿

【国際特許分類】 H04J 13/04

【発明の名称】 マルチバス検出回路

【請求項の数】 6

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号  
日本電気株式会社内

【氏名】 大菅 道広

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100081710

【弁理士】

【氏名又は名称】 福山 正博

【手数料の表示】

【予納台帳番号】 025276

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9500874

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 マルチパス検出回路

【特許請求の範囲】

【請求項 1】

伝播路の遅延プロファイルを測定してマルチパスのタイミングを検出するマルチパス検出回路において、

短周期および長周期の 2 種類の周期で遅延プロファイルを平均化する遅延プロファイル短周期平均部および遅延プロファイル長周期平均部を備えることを特徴とするマルチパス検出回路。

【請求項 2】

前記遅延プロファイル短周期平均部の出力を受けて閾値を超えるか否か判定する閾値判定部、前記遅延プロファイル長周期平均部の出力を受けて長周期遅延プロファイルの出力毎に上位の相関ピークを検索する相関ピーク検索部、該相関ピーク検索部および前記閾値判定部の出力を受けてフィンガーへのパスの割り当てを行うフィンガータイミング決定部を有することを特徴とする請求項 1 に記載のマルチパス検出回路。

【請求項 3】

前記遅延プロファイル長周期平均部の出力を保存する長周期遅延プロファイル保存部を有することを特徴とする請求項 1 又は 2 に記載のマルチパス検出回路。

【請求項 4】

前記遅延プロファイル短周期平均部および前記閾値判定部間に、前記短周期平均遅延プロファイル毎に前記長周期遅延プロファイル保存部に保存されている前記長周期平均遅延プロファイルからの差分を抽出する減算器を有することを特徴とする請求項 3 に記載のマルチパス検出回路。

【請求項 5】

前記短周期を約 1 0 m s および前記長周期を約 1 0 0 m s とすることを特徴とする請求項 1、2、3 又は 4 に記載のマルチパス検出回路。

【請求項 6】

前記フィンガータイミング決定部から出力されるパスタイミング出力を R A K

Eフィンガー部に供給するCDMA受信装置に使用することを特徴とする請求項1乃至5の何れかに記載のマルチパス検出回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はマルチパス検出回路、特にCDMA（スペクトラム拡散）方式の受信機に使用されるマルチパス検出回路に関する。

【0002】

【従来の技術】

CDMA受信機に使用するマルチパス検出回路又はパスタイミング検出回路は、一般にスライディング相関器およびマッチトフィルタを使用して受信信号と拡散コードの相関演算を行う。これにより、伝播路の遅延プロファイルを測定し、遅延プロファイルの相関ピーク位置を検出する。斯かるマルチパス検出回路又は関連技術は、例えば特開平9-181704号公報の「CDMAマルチパス・サーチ方法およびCDMA信号受信装置」、特開平10-190522号公報の「直接拡散CDMA伝送方式の受信機」、特開平10-271034号公報の「CDMA移動体通信受信装置」、特開平10-32523号公報「CDMA受信装置の受信タイミング検出回路」、特開平11-205864号公報の「DS-CDMA基地局間非同期セルラ方式におけるロングコードサーチ方法」および特開平11-4213号公報の「スペクトラム拡散受信機」等の開示されている。

【0003】

移動体端末における遅延プロファイルの形状は、移動するに従って変動する。例えば、図6（A）および（B）に、伝播遅延時間（横軸）に対する相関電力値（縦軸）を表す遅延プロファイルの変動例を示す。図6（A）は、フェージングより、主にパスレベルのみが変動し、パスタイミングは大きく変動しない場合を示す。このような場合には、レベル変動を十分平均化するために、遅延プロファイルを比較的長時間にわたって平均化するほうが良い特性が得られる。特に、受信機のフィンガー数よりも検出されるパス数が多い場合には、不十分な平均時間ではどのパスの平均受信電力が高いのか正確には判定できないのが普通である。

## 【 0 0 0 4 】

他方、例えばビル等に遮られていた到来電波が急に現れるような場合もある。図 6 (B) に示す如く、上段に示す状態から、中段に示す如く「今までなかったパスが急に現れる」場合および中段の状態から下段の如く「今まであったパスが急に消失する」場合もある。このような場合には、上述の如く長時間にわたって遅延プロファイルの平均を行うと、新しいパス認識するまでに時間がかかってしまい、図 6 (B) に示す如きパス変動に追従できなくなってしまう場合がある。

## 【 0 0 0 5 】

## 【発明が解決しようとする課題】

このように、遅延プロファイルの平均化時間は、短い場合と長い場合で、それぞれ長所および短所を有する。例えば、上述した特開平 1 0 - 2 7 1 0 3 4 号公報に開示する如く、パスの変動状況に応じて遅延プロファイル平均期間を適応的に変化させることも可能である。この場合、平均時間の判定誤りおよび判定するための処理遅延が問題となる。

## 【 0 0 0 6 】

## 【発明の目的】

従って、本発明の目的は、上述した従来技術の課題を解決するために、高速且つ高精度でマルチパス検出可能である、CDMA 受信機に好適なマルチパス検出回路を提供することである。

## 【 0 0 0 7 】

## 【課題を解決するための手段】

本発明のマルチパス検出回路は、伝播路の遅延プロファイルを測定してマルチパスのタイミングを検出する回路であって、短周期および長周期の 2 種類の周期で遅延プロファイルを平均化する遅延プロファイル短周期平均部および遅延プロファイル長周期平均部を備える。

## 【 0 0 0 8 】

本発明の好適実施形態例によると、遅延プロファイル短周期平均部の出力を受けて閾値を超えるか否か判定する閾値判定部、遅延プロファイル長周期平均部の出力を受けて長周期遅延プロファイルの出力毎に上位の相関ピークを検索する相

関ピーク検索部、この相関ピーク検索部および閾値判定部の出力を受けてフィンガーへのパスの割り当てを行うフィンガータイミング決定部を有する。また、遅延プロファイル長周期平均部の出力を保持する長周期遅延プロファイル保存部を有する。更に、遅延プロファイル短周期平均部および閾値判定部間に、短周期平均遅延プロファイル毎に長周期遅延プロファイル保存部に保存されている長周期平均遅延プロファイルからの差分を抽出する減算器を有する。また、短周期を約 1 0 m s とし、長周期を約 1 0 0 m s とする。更にまた、フィンガータイミング決定部から出力されるパスタイミング出力を R A K E フィンガー部に供給する C D M A 受信装置に使用される。

【 0 0 0 9 】

【発明の実施の形態】

以下、本発明によるマルチパス検出回路の好適実施形態例の構成および動作を、添付図を参照して詳細に説明する。

【 0 0 1 0 】

先ず、図 1 は、本発明によるマルチパス検出回路の好適実施形態例の構成を示すブロック図である。本発明のマルチパス検出回路 1 0 は、マッチトフィルタ 1 1、遅延プロファイル短周期平均部 1 2、遅延プロファイル長周期平均部 1 3、長周期遅延プロファイル保存部 1 4、減算器 1 5、閾値判定部 1 6、相関ピーク検索部 1 7 およびフィンガータイミング決定部 1 8 より構成される。図 1 に示す如く、このマルチパス検出回路 1 0 の出力は、受信データ入力と共に R A K E フィンガー部 1 9 に入力される。更に、R A K E フィンガー部 1 9 の出力は、R A K E 合成部 2 0 に入力され、受信データ出力を出力する。

【 0 0 1 1 】

図 1 に示すマルチパス検出回路 1 0 において、受信データ入力が、マッチトフィルタ 1 1 に入力される。マッチトフィルタ 1 1 は、遅延プロファイル短周期平均部 1 2 に接続される。遅延プロファイル短周期平均部 1 2 は、遅延プロファイル長周期平均部 1 3 および減算器 1 5 に接続される。遅延プロファイル長周期平均部 1 3 は、長周期遅延プロファイル保存部 1 4 を介して減算器 1 5 および相関ピーク検索部 1 7 に接続される。減算器 1 5 は、閾値判定部 1 6 を介してフィン

ガータイミング決定部 1 8 に接続され、相関ピーク検索部 1 7 も、フィンガータイミング決定部 1 8 に接続される。

#### 【0 0 1 2】

図 1 に示すマルチパス検出回路 1 0 は、後述する如く、フェージングによるレベル変動を平均化するための長周期平均遅延プロファイルと、新しいパスの発生を高速に検出する短周期平均遅延プロファイルを併用して、RAKE フィンガーに割り当てるパスを決定することを特徴とする。

#### 【0 0 1 3】

図 1 のマルチパス検出回路 1 0 において、マッチトフィルタ 1 1 は、拡散コードと受信信号との相関値を出力する。これにより、測定された伝送路の遅延プロファイルは、遅延プロファイル短周期平均部 1 2 で雑音を平滑化できる程度の短時間平均化される。この短周期平均遅延プロファイルデータは、遅延プロファイル長周期平均部 1 3 により、更に長い期間電力平均化され、長周期遅延プロファイル保存部 1 4 に出力される。減算器 1 5 は、短周期平均遅延プロファイルの出力毎に、保存されている長周期平均遅延プロファイルからの差分を抽出する。閾値判定部 1 6 は、この差分が予め設定された閾値を越えると、新しいパスが発生したと判定し、追加すべきパスの情報を出力する。

#### 【0 0 1 4】

フィンガータイミング決定部 1 8 は、閾値判定部 1 6 の出力に基づき、フィンガーへのパスの割り当てを追加する。また、相関ピーク検索部 1 7 は、長周期遅延プロファイルの出力毎に相関ピークの上位 N 位までを検索する。フィンガータイミング決定部 1 8 は、これらのパスタイミングを RAKE フィンガー 1 9 に割り当てる。ここで、N は、フィンガー数である。以上の操作を 2 つの遅延プロファイル平均周期毎に行うことにより、伝搬路のマルチパスタイミングを推定する。各フィンガーでマルチパス毎に受信したデータは、RAKE 合成部 2 0 で合成される。よって、端末使用者が歩いているような低速移動時、遅延プロファイルを長周期平均することで、低速フェージングによるレベル変動を十分平均化することができる。このため、信頼性の高いパスから順に選択していくことができる。また、シャドウイング等により、パスの存在位置が高速に変化する場合でも、

短周期遅延プロファイルからの推定により高速にフィンガーへパス割り当てを追加することができ、端末の移動状態に依らず、マルチパス検出の信頼度が向上する。また、短周期遅延プロファイルからのパスの選択は、減算と閾値判定のみで良いため、回路規模および消費電流を小さくすることができる。

## 【 0 0 1 5 】

次に、図 2 は、図 1 に示すマルチパス検出回路 1 0 を使用する CDMA 受信装置のブロック図を示す。この CDMA 受信装置 3 0 は、アンテナ部 2 1、高周波受信回路部 2 2 および A/D (アナログ・デジタル) 変換部 2 3、RAKE フィンガー部 1 9、RAKE 合成部 2 0 と共に図 1 に示すマルチパス検出部 1 0 を有する。無線送信されたデータは、アンテナ 2 1 で受信し、高周波受信回路 (無線部) 2 2 により周波数変換 (ダウンコンバート) される。更に、A/D 変換部 2 3 によりアナログ信号からデジタル信号へ変換される。A/D 変換部 2 3 からの信号は、マルチパス検出部 1 0 に入力され、伝搬路の遅延プロファイルを測定してマルチパスのタイミングが検出される。その出力は、RAKE フィンガー部 1 9 の受信タイミング入力として使用される。各タイミングで受信した RAKE フィンガー部 1 9 からのデータは、RAKE 合成部 2 0 で合成される。

## 【 0 0 1 6 】

次に、図 1 に示すマルチパス検出回路 1 0 を参照して、その動作を説明する。マルチパス検出回路 1 0 は、拡散コードと受信信号との相関値を出力するマッチトフィルタ 1 1 を有する。このマッチトフィルタ 1 1 により測定された伝送路の遅延プロファイルは、遅延プロファイル短周期平均部 1 2 で雑音を平滑化できる程度の短時間平均化される。この短周期平均遅延プロファイルデータは、遅延プロファイル長周期平均部 1 3 で更に長い期間電力平均化され、長周期遅延プロファイル保存部 1 4 に出力される。減算器 1 5 は、短周期平均遅延プロファイルの出力毎に、保存されている長周期平均遅延プロファイルからの差分を抽出する。

## 【 0 0 1 7 】

閾値判定部 1 6 は、上述した長周期平均遅延プロファイルからの差分が予め設定された閾値を越えると、新しいパスが発生したと判定して追加すべきパスの情報を出力する。フィンガータイミング決定部 1 8 は、この出力に基づき、フィン



ガーへのパスの割り当てを追加する。また、相関ピーク検索部 17 は、長周期遅延プロファイルの出力毎に相関ピークの上位 N 位までを検索する。フィンガータイミング決定部 18 は、これらのパスタイミングを RAKE フィンガー 19 に割り当てる。以上の操作を、2 つの遅延プロファイル平均周期毎に行うことにより、伝搬路のマルチパスタイミングを推定する。

## 【0018】

上述のようにして得られたマルチパスのタイミング情報は、図 2 の RAKE フィンガー部 19 に入力（供給）される。斯かる構成により、マルチパス検出回路 10 は、端末使用者が歩いている場合等の低速移動時、遅延プロファイルを長周期平均することで、低速フェージングによるレベル変動を十分平均化できる。このため、信頼性の高いパス選択を行うことができる。また、高速移動時は、シャドウイング等により、パスの存在位置が高速に変化するが、この場合でも短周期遅延プロファイルからの推定により高速にフィンガーへパス割り当てを追加することができる。従って、端末の移動状態に依らず、マルチパス検出の信頼度が向上する。また、短周期遅延プロファイルからのパスの選択は、減算と閾値判定のみで良いため、回路規模および消費電流を小さくすることができる。

## 【0019】

尚、図 1 に示すマッチトフィルタ 11 は、遅延プロファイルを測定する手段として、当業者には周知であるので、その詳細構成および動作説明は省略する。また、この部分には、スライディング相関器を用いてもよい。図 2 の RAKE フィンガー部 19 および RAKE 合成部 20 も、当業者には周知であり、本発明とは直接関係しないので、その詳細構成および動作の説明は省略する。

## 【0020】

次に、本発明のマルチパス検出回路の詳細動作を、図 3 に示すフローチャートを参照して説明する。マッチトフィルタ 11 により、拡散コードと受信信号の相関計算を行い瞬時遅延プロファイルを測定する（ステップ A1）。この遅延プロファイルを雑音の平滑化ができる程度の T1 時間（例えば、10 ms）平均化する（ステップ A2）。T1 時間が経過したか否か判定する（ステップ A3）。T1 時間の平均後、短周期平均結果を出力する（ステップ A4）。各サンプル毎に

、ステップA4の出力データから保存されている長周期平均遅延プロファイルの相関値を減算し、差分を計算又は抽出する（ステップA5）。サンプル毎に差分値が、予め設定した閾値を超えたか否かを判定する（ステップA6）。閾値を超えた超えた場合（ステップA6:Yes）には、閾値を超えたサンプル番号をM個出力する（ステップA7）。フィンガー割り当て決定部が現在未使用であるフィンガー又は受信レベルが低いフィンガーの順に、新しく検出したMパスを割り当てる（ステップA8）。以上の動作がT1時間周期で行われる。このため、検出されたパスの追加はT1時間で行うことができる。

#### 【0021】

また、ステップA4で出力された短周期平均遅延プロファイルを、更に長い時間であるT2（例えば、100ms）間平均化する（ステップA9）。次に、T2時間経過したか否かを判定する（ステップA10）。T2時間の平均周期毎に長周期で平均化された遅延プロファイルデータを保存する（ステップA11）。このプロファイルの相関ピークの上位N-M個を選択し、フィンガーへこのタイミングを割り当てる（ステップA12）。ここで、Nはフィンガー数、MはステップA7で検出した新ピーク数である。以上の処理は、T2時間周期で行われる。このため、フェージングによるパスのレベル変動を十分平均化できるため、平均受信レベルが高いパスから順にフィンガー割り当てることができる。最後に、停止か否かを判定する（ステップA13）。ステップA13がYesの場合には、終了する。尚、ステップA10およびA13がNoの場合には、上述したステップA1に戻る。

#### 【0022】

##### 【発明の他の実施の形態】

次に、本発明によるマルチパス検出回路の他の実施形態例を、図4および図5を参照して説明する。図4は、他の実施形態例の構成を示すブロック図である。基本的構成は、図1の好適又は第1実施形態例と同様であるので、対応する構成要素には同様の参照符号を使用することとする。図4に示すマルチパス検出回路1'0'では、必要とするメモリサイズを低減するため、図1に示す遅延プロファイル保存部14および減算器15を削除した例である。従って、マルチパス検出

回路 1 0' は、マッチトフィルタ 1 1、遅延プロファイル短周期平均部 1 2、遅延プロファイル長周期平均部 1 3、閾値判定部 1 6、相関ピーク検索部 1 7およびフィンガータイミング決定部 1 8より構成される。

#### 【 0 0 2 3 】

マッチトフィルタ 1 1は、受信データ入力を受け、その出力を遅延プロファイル短周期平均部 1 2に入力する。この遅延プロファイル短周期平均部 1 2は、遅延プロファイル長周期平均部 1 3および閾値判定部 1 6に接続される。遅延プロファイル 1 3は、相関ピーク検索部 1 7を介してフィンガータイミング決定部 1 8に接続される。閾値判定部 1 6の出力は、フィンガータイミング決定部 1 8に入力される。このフィンガータイミング決定部 1 8からのパスタイミング出力は、閾値判定部 1 6および RAKE フィンガー部 1 9に入力される。RAKE フィンガー部 1 9の出力は、RAKE 合成部 2 0に入力され、RAKE 合成部 2 0から受信データ出力を出力する。

#### 【 0 0 2 4 】

図 5 は、図 4 に示すマルチパス検出回路 1 0' の動作を説明するフローチャートである。図 5 のフローチャートは、図 3 のフローチャートと同様に図 4 の実施形態例でも、ステップ B 1 乃至 B 1 3 よりなる。図 3 に示すフローチャートとの主要相違点は、長周期平均遅延プロファイルデータと短周期平均データの差分を計算する代わりに、閾値判定部は、短周期遅延プロファイルデータから、現在既にフィンガーに割り当てられているパスおよび検出済みのパス近辺のサンプルを除外して閾値判定を行う（ステップ B 4）。このため、新しいパスのみが検出でき、図 1 の実施形態例と同様の効果が得られる。図 4 の実施形態例では、図 4 の実施形態例に対して全サンプルの減算処理が簡易化される。また、長周期平均遅延プロファイル保存部（メモリ）が不要となる。

#### 【 0 0 2 5 】

以上、本発明によるマルチパス検出回路の好適実施形態例の構成および動作を詳述した。しかし、斯かる実施形態例は、本発明の単なる例示に過ぎず、何ら本発明を限定するものではない。本発明の要旨を逸脱することなく、特定用途に応じて、種々の変形変更が可能であること、当業者には容易に理解できよう。

【 0 0 2 6 】

## 【発明の効果】

以上の説明から理解される如く、本発明のマルチパス検出回路によると、次の如き実用上の顕著な効果が得られる。即ち、低速移動時でも、長周期平均により、低速フェージングによるレベル変動を十分平均化可能である。このため、平均的に受信電力が高いパスを優先して選択することができる。また、シャドウイング等により、パスの存在位置が高速に変化する場合でも、短周期遅延プロファイルからの推定により高速にフィンガーへパス割り当てを追加することが可能である。従って、端末の移動状態によらず、マルチパス検出の信頼性が向上する。更に、短周期遅延プロファイルからのパスの選択は、減算と閾値判定のみで良いため、回路規模および消費電流を小さくすることが可能である。

## 【図面の簡単な説明】

## 【図 1】

本発明によるマルチパス検出回路の好適（第 1）実施形態例の構成を示すブロック図である。

## 【図 2】

図 1 に示すマルチパス検出回路を使用する CDMA 受信機の構成を示すブロック図である。

## 【図 3】

図 1 に示すマルチパス検出回路の動作を示すフローチャートである。

## 【図 4】

本発明によるマルチパス検出回路の他の実施形態例の構成を示すブロック図である。

## 【図 5】

図 4 に示すマルチパス検出回路の動作を示すフローチャートである。

## 【図 6】

遅延プロファイルの変動例を示す。

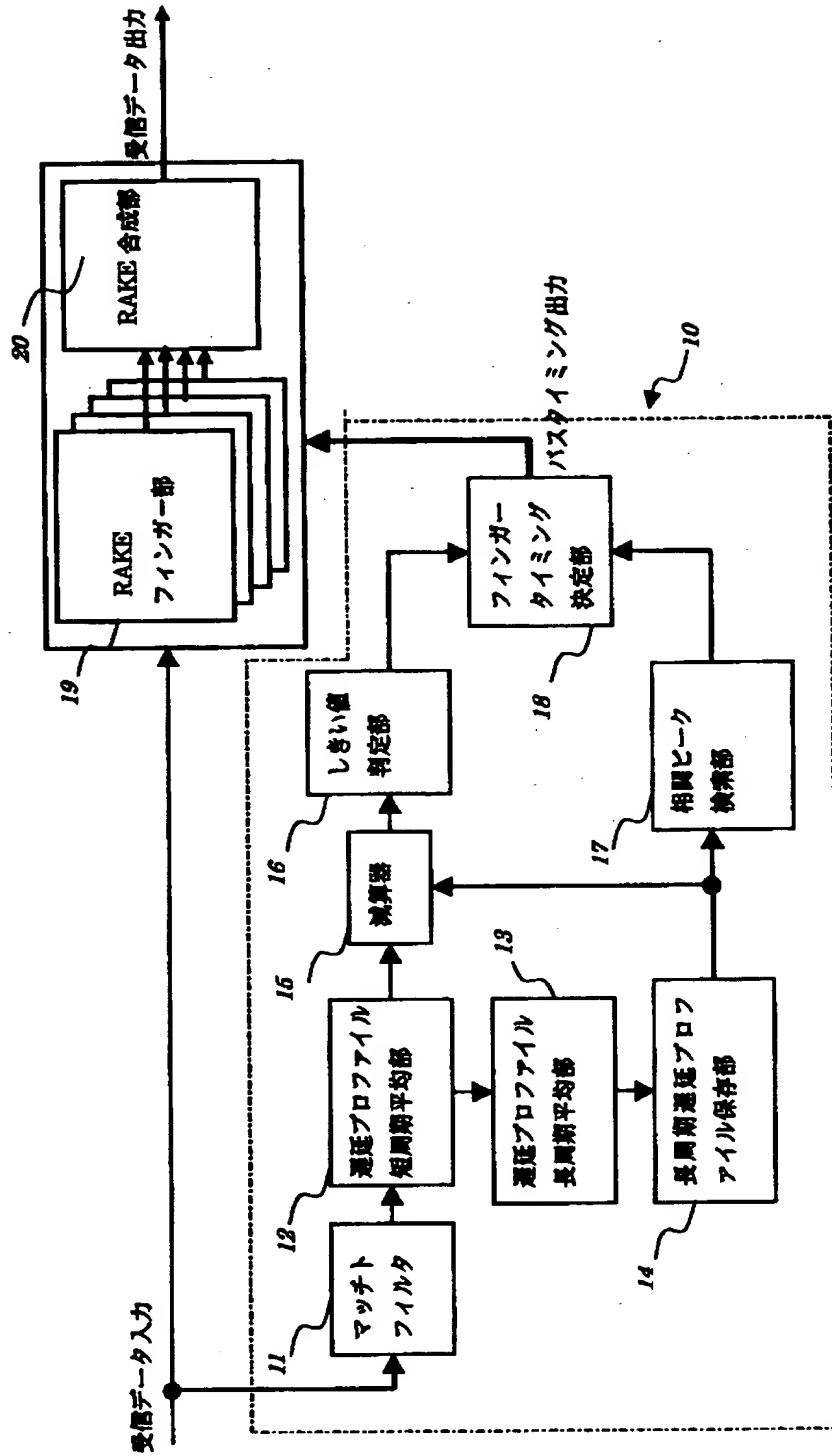
## 【符号の説明】

1 0、1 0'      マルチパス検出回路

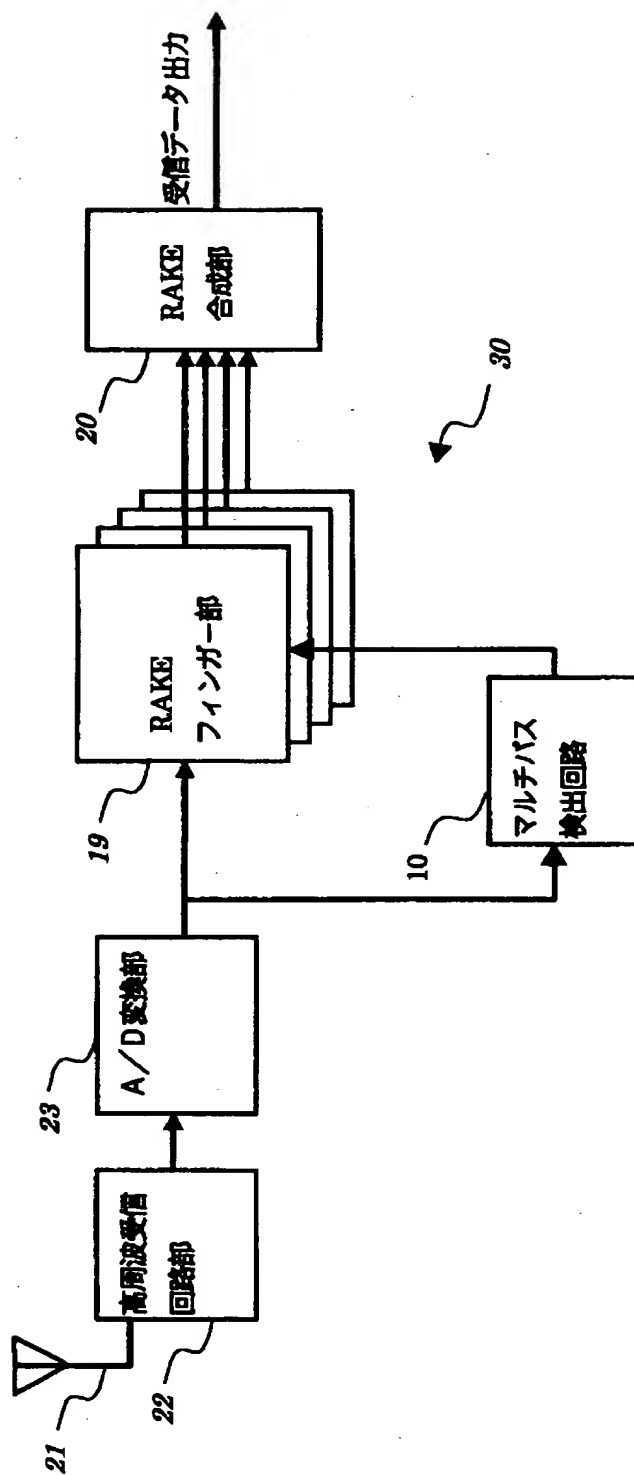
- 1 1 マッチトフィルタ
- 1 2 遅延プロファイル短周期平均部
- 1 3 遅延プロファイル長周期平均部
- 1 4 長周期遅延プロファイル保存部
- 1 5 減算器
- 1 6 閾値判定部
- 1 7 相関ピーク検索部
- 1 8 フィンガータイミング決定部
- 1 9 R A K E フィンガー部
- 2 0 R A K E 合成部

【書類名】 図面

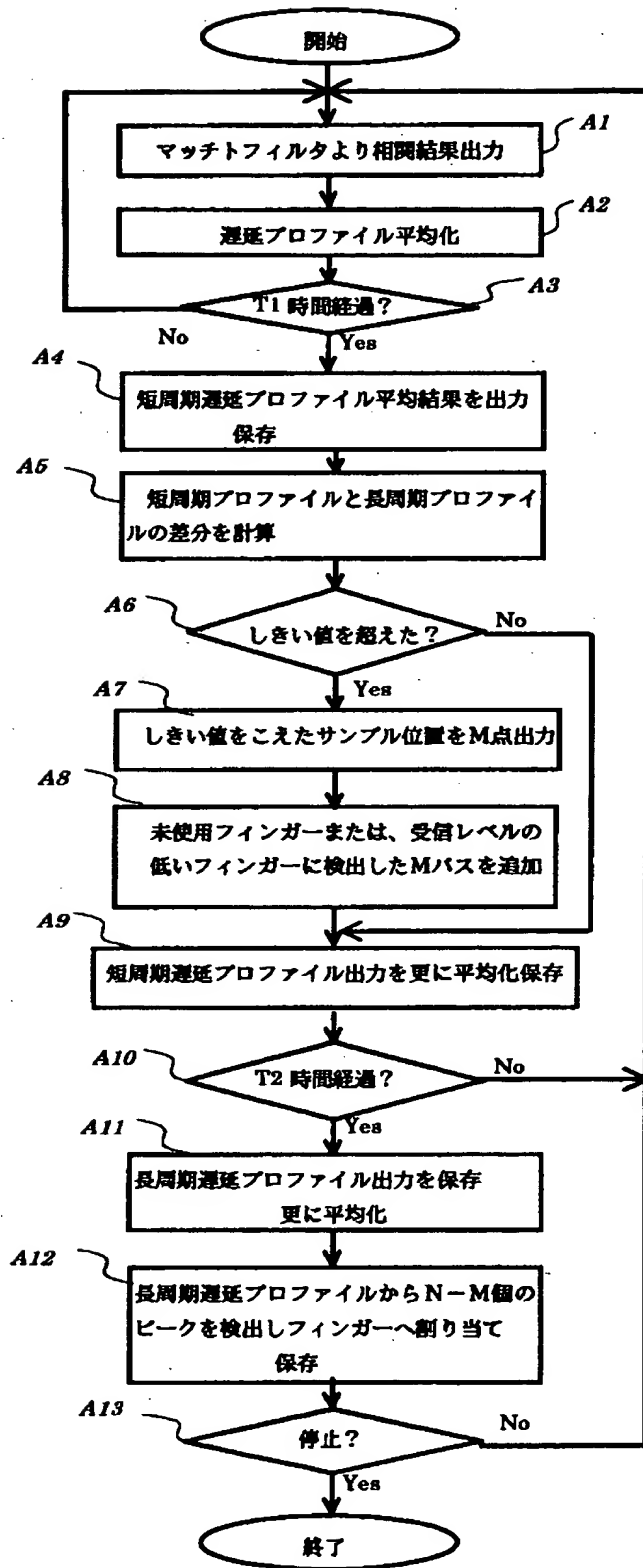
【図 1】



【図 2】

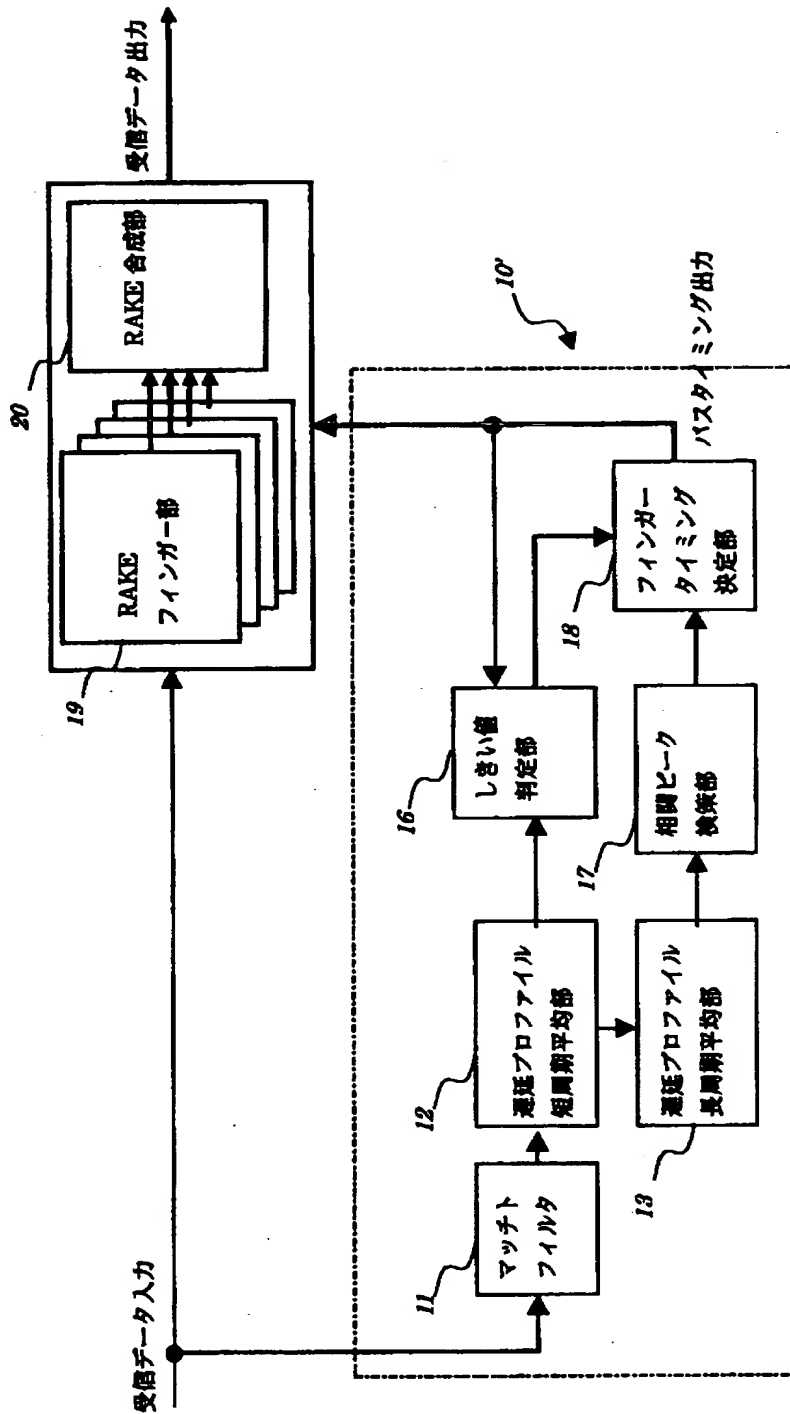


【図 3】

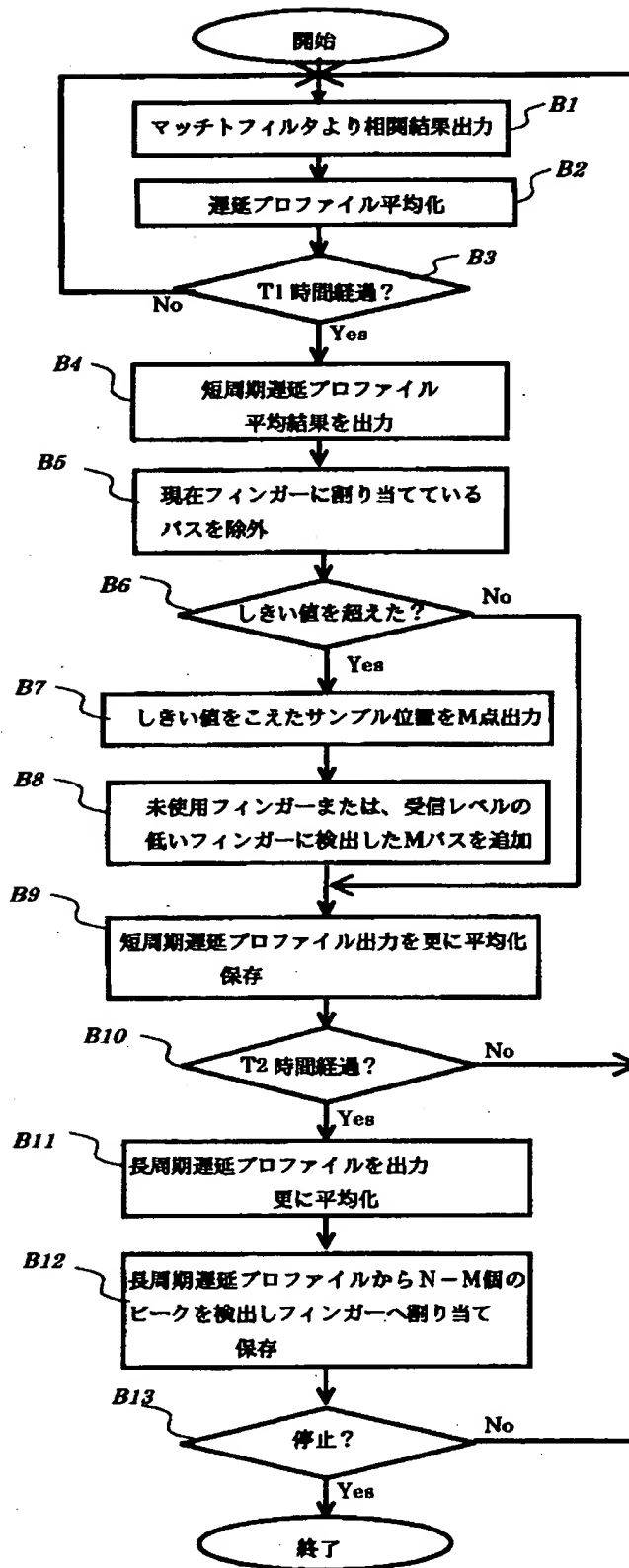




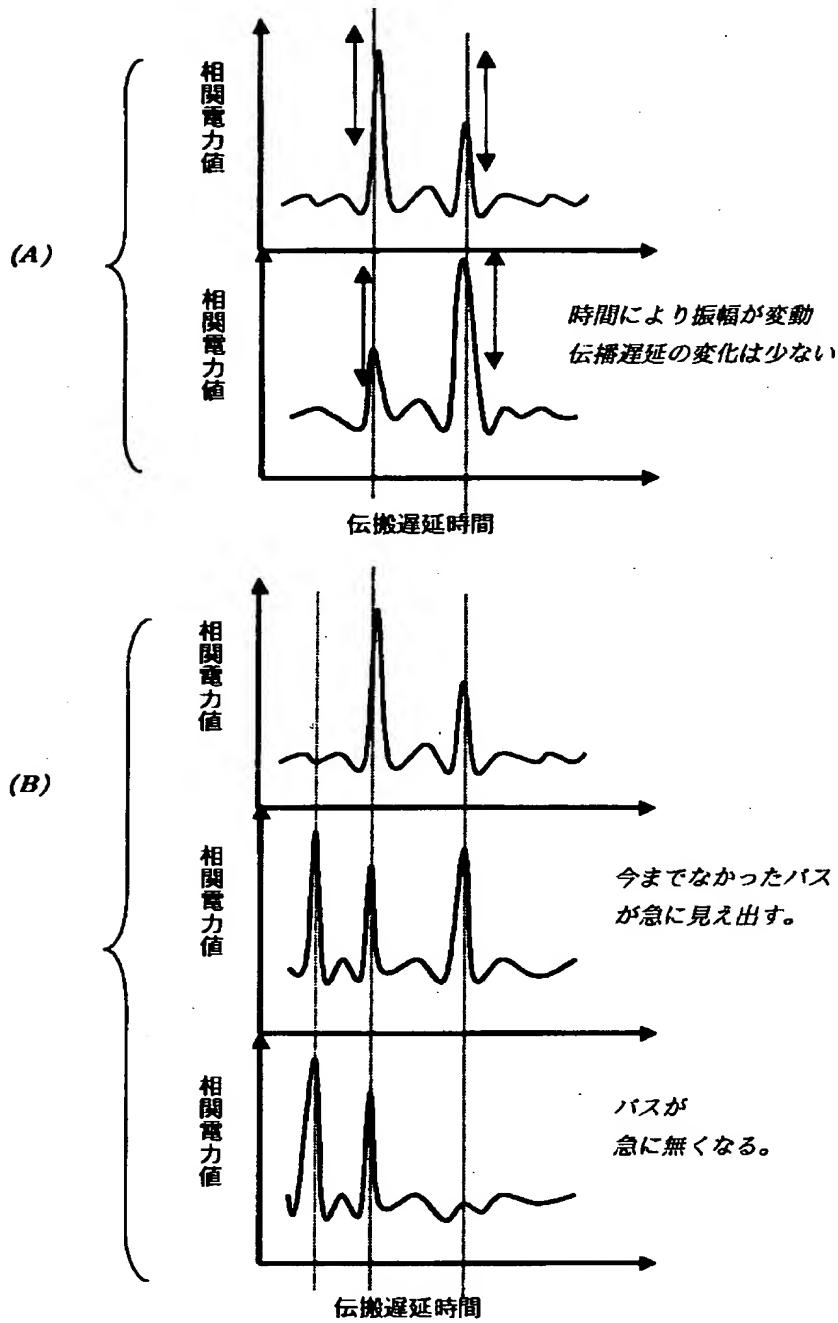
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 高速且つ高精度でマルチパスの検出を可能にする C D M A 受信機に好適なマルチパス検出回路を提供する。

【解決手段】 受信データ入力を受けるマッチトフィルタ 1 1 を介して遅延プロファイル短周期平均部 1 2 および遅延プロファイル長周期平均部 1 3 を備える。遅延プロファイル短周期平均部 1 2 の出力は、閾値判定部 1 6 を介してフィンガータイミング決定部 1 8 に入力する。また、遅延プロファイル長周期平均部 1 3 の出力は、相関ピーク検索部 1 7 を介してフィンガータイミング決定部 1 8 に入力される。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 東京都港区芝五丁目7番1号

氏 名 日本電気株式会社